

Die "Highspeed (High End) – Acceleration" Lösung



High-End-Acceleration Platforms



Daughterboards

...eine Lösung für viele Aufgaben

"High-Speed-Acceleration"-Merkmale

1. Leistungsstärkste Lösung für (On the fly-) Signal- & Datenverarbeitung
2. Hohe Flexibilität
3. Speicherverwaltung & Boardoptimierung
4. Software- & IP-Unterstützung für schnelle Boardentwicklung
5. Hohe Wirtschaftlichkeit

1. Leistungsstärkste Lösung für (On the fly-) Signal- & Datenverarbeitung

- ✓ Echtzeitfähiger und ausfallsicherer Parallelbetrieb
- ✓ FPGA: bis zu 2.5 TB/s Datendurchsatz pro FPGA
- ✓ Hoher Datendurchsatz im Onboard-Speicher: bis 10 GB/s pro FPGA
- ✓ Schneller Speicherzugriff auf bis 33 GB
- ✓ Host-PC-Entlastung und betriebssystemunabhängig
- ✓ Rekonfigurierbar

Leistungsstärke: FPGA-Typ

- ✓ Diverse FPGAs von Altera wählbar
 - FPGA-Typen unterscheiden sich in Anzahl der Processing-Elemente, Speicher, Speed,...
- ✓ Bis zu 4 FPGAs on Board für Benutzer
- ✓ Leistungsstarke FPGA-Familien:
 - Stratix IIIE: Anwendungen mit vielen DSP- und Speicheroperationen (Typ: 80E, 110E & 260E)
 - bis zu 768 18x18 Multipliers
 - Stratix IIIL: Anwendungen mit vielen logischen Operationen (Typ: 150 & 340)
 - bis zu 1350K Logikelemente & 540K adaptive Logik-Module
 - bis zu 81964Kbit FPGA-Internal-RAM
- ✓ spez. für Boards:
 - Power-Variante für extreme Wärmebelastung (260P & 340P)

Bsp. für hohe Rechenleistung mit 1 FPGA:

- 1024*1024 FFT, 12bit: → Rechenzeit: 5.7ms,
- 9x9x9-Filter, 8bit (~ 700 MUL): → 200 M Filters/s)

Algorithmus	Datendurchsatz	Verbrauch (80E)	von FPGA – (110E)	Logik-Elemente (150L)
1024+1024 FFT (12bit)	370 Mhz (Zeit für Trafo: 5.7ms)	11%	8.2%	10%
9*9 symmetr. Filter (12bit Daten, 16bit Koeffizienten)	336MB/s	1%	<1%	<1%
7*7 Median Filter (8bit)	255 Mhz	11%	8.4%	6.3%
Geöffneter / geschlossener Kreis (Radius 15 Pixel, 8bit/Pixel)	323 Mhz	5%	3.8%	2.9%
Schwellwert, Addition, Subtraktion, 10→8 LUT	>> 300 Mhz	<< 1%	<<1%	<<1%

2. Hohe Flexibilität

✓ Vielfältige Daughterboardauswahl:

- Schnittstellen: CameraLink/ SDI/ DVI / IO/ GigE
- eigene Daughterboardentwicklung (PSDB_Proto)
- DSP (Bsp.: PROCStar III: 4 x Tochterboard - a 3 DSP)
- Speichererweiterung (Flash & SRAM)



✓ Einfache Montage und Anschluss von Daughterboard über PSDB-Schnittstellen (PSDB1 bzw. PSDB2)

→ PSDB-Anschluss als direkte IO- Verbindung

✓ Skalierbar, über PCI/PCle oder Multi-Board-Architektur (über SODIMM)

3. Speicherverwaltung & Code-Generierung

- ✓ Einfache und effiziente Speichergestaltung mehrstufiger Speicherstruktur
 - bis 27000 MLAB-Blöcke (in FPGA)
 - bis 4160 M9K-Blöcke (in FPGA)
 - bis 192 M144K-Blöcke (in FPGA)
 - bis 1GB DDRII (on Board)
 - bis 32 GB über SODIMM (optional)

- ✓ Optimierte HDL- & C++-Code-Generierung

- ✓ Automatische Dokumenten-Generierung

- ✓ Debug & Kamera-/Maschinensimulation

- ✓ Hardware in the Loop

4. Software- & IP-Unterstützung für schnelle Boardentwicklung

- ✓ Diverse Software-Tools
 - PROC_Wizard: automat. Treibergenerierung,...
 - PROC_CamSim: Maschinen – und Kamerasimulator
 - PROC_HIL: automat. HDL-Codegenerierung in Matlab

- ✓ Volle Boardintegrität

- ✓ Intuitiv bedienbare Windowsoberfläche

- ✓ Vielzahl vorhandener IPs:
 - PROC_MultiPort IP
 - Mega_FIFO IP
 - Mega_Delay_IP
 - CamLink_IP

- ✓ Developer Toolkit mit Altera's Quartus II, PROC_Wizard, IPs, USB-Blaster, PSDB_Proto

- ✓ Altera's NIOS II nutzbar

5. Hohe Wirtschaftlichkeit

- ✓ Angepasste Boards ohne Layout - und Bestückungskosten
- ✓ Einsparung von Entwicklungszeiten
- ✓ Geringste Folgekosten durch nachträgliche Erweiterungs- und Migrationsmöglichkeit
- ✓ „All in one“-Lösungsmöglichkeit vieler Aufgaben:
Bsp. in der Bildverarbeitung: Framegrabbing + Synchronisation + Mustererkennung+...
- ✓ Lange Lebensdauer
- ✓ Einfache Wartung & Updatemöglichkeit
- ✓ “Grüne-Technologie“: Geringer Energieverbrauch und Wärmeentwicklung bei Mehr-Rechenpower
- ✓ lange Marktverfügbarkeit

Bsp.: Verkürzung der Entwicklungszeiten mit den PROC-Boards:

Typische Entwicklungszeit:

Board & Hard-/ Software-Interface Spezifikationen	1 Tag
Board-Design	3 Wochen
Board-Layout	2 Wochen
PCB Produktion	2 Wochen
Assembly	1 Woche
Board Debug	1 Woche
FPGA Debug (with simple memory controller)	1 Woche
Integration	1 Woche
Total	13 Wochen

Die PROC-Board-Lösung:

HW / SW interface specifications	30 min
Application driver production	
Preparation of FPGA pin list	
Writing the top level infrastructure	
Building a memory wrapper including Two port for different bus component	
Assembling system interfaces	1. Tag
FPGA content design	2.-3. Tag
Preparing the GUI and operation	4. Tag
Integration	5. Tag

Anhang: Modellvergleich : PROC-Motherboards mit PCI/e



	PROCStar III	PROCeIII	PROCSparkII
FPGA-Familie	Altera Stratix III	Altera Stratix III	Altera Cyclone II
FPGA-Fam.-Typ	80E,110E,150L,260E, 340L	80E,110E,150L,260E, 340L	35
FPGAs	1-4	1	1
PCI/e	8 x PCIe + 32 DMAs	4 x PCIe + 8 DMAs	PCI + 2 DMAs
Taktrate	PC>1300MB/s; Card>600MB/s	PC>6000MB/s; Card>500MB/s	400MB/s
Logic Elements	~ 80 000 - ~ 1040 000	~80 000 - ~340 000	33 216
Emb. Multipliers	672 - 3072	672-768	35
Dual Port RAMs	bis 3456	355 - 864	105
DRAM	256MB-1 GB DDR II	512 MB DDR II	64 MB
opt. DRAM	bis 33 GB über SODIMMs	bis 8,5 GB über SODIMMs	bis 16 GB über PSDB
I/O Verb.	344-695	318	314
PSDB-Verbindungen	5	2	1

Anhang: Boardbestückung und Anschlüsse beim PROCStar III:



→ Von belegten FPGA- Plätzen (IC1, IC2, IC3, IC4) Anzahl der möglichen Verbindungen abhängig
 → Max. 5 Tochterboards über PSDB anschließbar

- Anschluss von PSDB1-Tochterboards über **J17, J19, J21, J23 / J12**(für rückseitige Montage)
- Anschluss von PSDB2-Tochterboards über **J17 & J18, J19 & J20, J21 & J22, J23 & J24**
- Funktionsanschlüsse (**J5** für externe Stromversorgung, **J8** für Upgrading, **J9** als JTAG-Connector für FPGA, **J11** –Emulator-Connector für DSP)
- SODIMM-Anschlüsse zur Hauptspeichererweiterung (DDR II DRAM, z.B. 4GB):
J2, J3, J4, J6, J13, J14, J15, J16

Anhang: Anwendungen

universell verwendbare High-End-Lösung:

... ideal für Anwendungen

- mit großen Datenmengen
- mit höchster Priorität auf Datenverarbeitungsschnelligkeit (On the Fly-/Echtzeitverarbeitung)
- mit höchster Priorität auf Schutz vor Systemausfällen



Machine Vision & Bildverarbeitung,

Medizinische Bildverarbeitung,

Telekommunikation,

ATE (Automatic Test Equipment),

Videoübertragung,

Hochleistungsrechnung

(Bankenwesen, Biotechnologie, Forschung, Militär, Luft- und Raumfahrt) und
weitere...